

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-312018

(43)Date of publication of application : 20.12.1988

(51)Int.Cl.

B23H 1/02

(21)Application number : 62-143991

(71)Applicant : FANUC LTD

(22)Date of filing : 11.06.1987

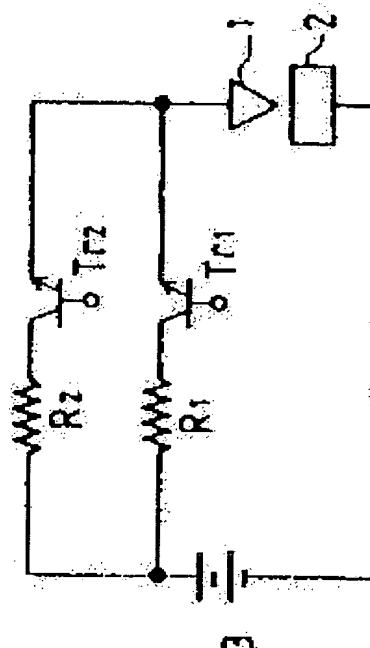
(72)Inventor : OBARA HARUKI

(54) POWER SOURCE FOR ELECTRIC DISCHARGE MACHINE

(57)Abstract:

PURPOSE: To detect the restoration of insulation accurately in the state where no gap voltage is fluctuated by constituting a small current supply circuit to be a circuit increasing a supply power source gradually, which restores gap insulation with small current supplied after a switching element has been off.

CONSTITUTION: Electric current is gradually increased by operating A class actuation of a transistor Tr2 by means of a small current supply circuit consisting of a chopping wave generating circuit after the switching transistor Tr1 of a main power source circuit has been off. Then, the transistor Tr1 is kept on for a set time interval for introducing into discharge between electrodes after voltage between the electrode 1 and a work 2 has exceeded the set comparison voltage and the restoration of insulation has been detected. After the elapse of the set time interval, the transistor Tr2 is operated so as to ascertain the restoration of insulation between the electrode 1 and the work 2 with current increased gradually for allowing the operation as described above to be started again. This constitution thereby enables gap voltage to be fluctuated less, and enables voltage in a specified level indicating the restoration of insulation to be accurately detected even when the gap is excessively contaminated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-312018

⑬ Int.Cl.

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)12月20日

B 23 H 1/02

C-7908-3C

審査請求 未請求 発明の数 1 (全8頁)

⑮ 発明の名称 放電加工電源

⑯ 特 願 昭62-143991

⑰ 出 願 昭62(1987)6月11日

⑱ 発 明 者 小 原 治 樹 東京都日野市旭が丘3丁目5番地1 ファナック株式会社
商品開発研究所内

⑲ 出 願 人 ファナック株式会社 山梨県南都留郡忍野村忍草字古馬場3580番地

⑳ 代 理 人 弁理士 竹本 松司 外2名

明 細 書

1. 発明の名称

放電加工電源

2. 特許請求の範囲

(1) 電極とワーク間のギャップにオン・オフするスイッチング素子を介して電圧を印加し、放電を生じせしめる主放電回路と並列に上記電極とワーク間に放電が生じない程度の小電流を供給する小電流供給回路を接続し、上記スイッチング素子がオフ中に上記小電流供給回路から供給される小電流によりギャップ電圧が上昇することによりギャップ絶縁回復を検知した後、上記スイッチング素子をオンにする放電加工電源において、上記小電流供給回路は上記スイッチング素子がオフになった後電流供給を開始し、供給電流を漸増させる回路で構成されていることを特徴とする放電加工電源。

(2) 上記小電流供給回路は、上記スイッチング素子がオフになった後、設定された時間経過

後電流供給を開始する特許請求の範囲第1項記載の放電加工電源。

(3) 上記小電流供給回路は、ギャップ電圧が設定所定レベル以上に達したとき動作を停止する特許請求の範囲第1項記載の放電加工電源。

3. 発明の詳細な説明

産業上の利用分野

本発明は、放電加工装置の放電加工電源に関する。

従来の技術

電極とワーク間に放電を維持しない程度の小電流の電圧源を接続し、これとは別にこれと並列にオン・オフスイッチングする主放電回路を上記電極とワーク間のギャップに接続し、上記主放電回路により電極とワーク間に放電を生じせしめた後、上記主放電回路がオフの間中、上記小電流電圧源より小電流を電極とワーク間に供給し、この小電流供給により電極とワーク間のギャップ電圧が上昇することによりギャップの絶縁回復を判別し、この絶縁回復後に上記主放電回路をオン動作させ

る方式は、すでに特公昭46-24677号公報で知られている。

この方式の概要は第7図に示すような放電加工電源となり、第8図に示すような動作を行うこととなる。

即ち、電極1とワーク2間のギャップには電源10より大抵抗値の抵抗R10を介して小電流を供給する小電流供給回路が構成され、又、該抵抗R10と並列にスイッチング素子Tr5と小抵抗値の抵抗R11の直列回路が接続されており、スイッチング素子Tr5がオフ中には抵抗R10を介して小電流が電極1とワーク2間に供給され、第8図(a)に示すように、電極1とワーク2間のギャップ電圧VGが所定レベルVL以上になり、ギャップの絶縁が回復したことが検出されると、第8図(c)に示すように、スイッチング素子Tr5をオンさせてギャップに高電圧を印加し、これにより放電が生じ、放電電流Iが第8図(b)に示すように流れ、その後スイッチング素子Tr5をオフにすると、再び抵抗R10を介して

電極1とワーク2間に小電流を供給し、前述のように、電極1とワーク2間の絶縁回復を検出するようにしている。

発明が解決しようとする問題点

ところで、上述したような方式ではギャップ状態検出のための小電流供給回路の電流または抵抗R10の抵抗値をどうするかが問題になる。例えば、荒加工ではギャップの汚れが著しく、また、その汚れ状態で加工しないと、分解した油の炭素が電極に付着して電極消耗を防止する機能が維持できないが、このように汚れが著しいときは、小電流の回路の電流を大きくしてやらないと絶縁回復時の電圧波形がふらつき、まともな制御が困難である。

一方、仕上げ加工では、ギャップがクリーンな状態で加工しないと、加工屑が集中放電の原因となるので、汚れが少なくなるようにして加工する。加工屑が小さいことも、仕上げ加工で比較的ギャップがきれいな原因となっている。このような仕上げ加工のとき絶縁回復は荒加工に比べて早い。とこ

ろが、荒加工に用いた絶縁検出用の小電流回路をそのまま用いると、小電流回路からの電流が絶縁回復を遅らせることになる。つまり絶縁回復は、ギャップ中に生じた \oplus 、 \ominus イオンが無くなる現象と考えられるが、絶縁検出用小電流によって \oplus 、 \ominus イオンが移動して新たな \oplus 、 \ominus イオンを発生する。もちろん放電を維持できない電流にするから消滅イオンの方が大きいので最終的にイオンは無くなるが、いずれにせよこの小電流によって絶縁回復は遅れることになる。

一般に荒加工、仕上げ加工でのオン/オフ比は次の程度である。

	ON	OFF
荒加工	1ms	200 μ s
仕上げ加工	2 μ s	2 μ s

このように、荒加工ではOFF時間が長いため多少検出電流を高めても、汚れによる電圧変動を打消すことを考えると、絶縁回復の遅れの程度は問題ないが、仕上げ加工では、その加工効率が一般に問題になっているから絶縁回復の遅れは大きな

問題となる。従って仕上げ加工では絶縁検出用小電流回路の電流は小さくおさねばならないし、小さくおさえても汚れがひどくないので電圧の変動も著しくない。そのため従来は、荒加工、仕上げ加工についてこの上記抵抗R10又は小電流用電源を変更する必要があった。

そこで、本発明の目的は荒加工、仕上げ加工に抵抗や小電流用電源を変更することなく、両加工を安定して行なうことができる放電加工電源を提供することにある。

問題点を解決するための手段

本発明は、電極とワーク間のギャップにオン・オフするスイッチング素子を介して電圧を印加し、放電を生じせしめる主放電回路と並列に、上記電極とワーク間に放電が生じない程度の小電流を供給する小電流供給回路を接続し、上記スイッチング素子がオフ中に上記小電流供給回路から供給される小電流によりギャップ電圧が上昇することによりギャップ絶縁回復を検知した後上記スイッチング素子をオンにする放電加工電源において、上記

小電流供給回路は、上記スイッチング素子がオフになった後電流供給を開始し、供給電流を漸増させる回路で構成することによって、上記問題点を解決した。

作用

小電流供給回路からの電流は時間の経過と共に増大するので、仕上加工時においては、この小電流供給回路からの電流値が小さい早期にギャップの絶縁回復が生じ、絶縁回復に影響を与えるほど電流が供給されないため、絶縁回復を確実に検出することができる。一方、荒加工時においては、上記スイッチング素子がオフになってから比較的時間が経過して、電流供給が増大してギャップ電圧のふらつきがない状態で絶縁回復を確実に検出できる。

実施例

第1図、第2図は、本発明の一実施例の回路ブロック図で、第1図は本実施例における放電加工電源の基本回路を示し、第2図に示す制御回路によって、該基本回路のスイッチング素子としての

トランジスタ T_{r1} 、 T_{r2} を制御し、放電を制御する放電加工電源を構成している。

第1図において、1は電極、2はワーク、3は直流電源、 T_{r1} はスイッチング素子としてのトランジスタ、 T_{r2} は入線動作、即ち、トランジスタの飽和領域で作動するトランジスタ、 R_1 、 R_2 は抵抗であり、上記トランジスタ T_{r1} と抵抗 R_1 の直列回路とトランジスタ T_{r2} と抵抗 R_2 の直列回路は並列に電極1と直流電源3間に並列に接続されている。そして、上記抵抗 R_1 は抵抗 R_2 に比べ抵抗値が小さく、スイッチング素子として作動するトランジスタ T_{r1} と共に主放電回路を形成し、トランジスタ T_{r2} と抵抗 R_2 は、ワーク2と電極1間の放電後の上記主放電回路のトランジスタ T_{r1} がオフの状態中において、電極1とワーク2間のギャップの絶縁回復を判断するために設けられたものである。

そして、これらトランジスタ T_{r1} 、 T_{r2} は第2図の制御回路で制御されるようになっており、該制御回路は上記トランジスタ T_{r1} のオンタイ

ム、オフタイムを規定し、その出力パルス幅が任意に設定できるワンショットマルチバイブレータ7、8、上記電極1とワーク2間のギャップ電圧 V_G を抵抗 R_3 、 R_4 で分圧し、その分圧電圧と比較電圧 V_L と比較するコンパレータ4、上記トランジスタ T_{r1} のオフタイム終了時にトリガされ、パルスを出力するワンショットマルチバイブレータ5、このワンショットマルチバイブレータ5よりパルスが出力されると、出力電圧を除々に増大させる三角波発生回路6を有し、トランジスタ T_{r1} のベースには上記オンタイムを決めるワンショットマルチバイブレータ7の出力 S_7 が入力され、トランジスタ T_{r2} のベースには上記三角波発生回路6の出力 S_4 が入力されている。なお、 $I_1 \sim I_7$ はインバータ、 $G_1 \sim G_3$ はナンドゲート、 $r_1 \sim r_4$ は抵抗、 $C_1 \sim C_4$ はコンデンサであり、各抵抗とコンデンサの組合せ $r_1 \cdot C_1$ 、 $r_2 \cdot C_2$ 、 $r_3 \cdot C_3$ 、 $r_4 \cdot C_4$ によって各々ディレイ回路を構成している。

次に、本実施例の動作を第3図のタイミングチ

ャートと共に説明する。加工開始指令のマシニング信号 S_1 が入力される前においては、ワンショットマルチバイブレータ5、7、8は作動しておらず、その出力 S_3 、 S_7 、 S_8 はLレベルにある。

そのためトランジスタ T_{r1} はオフの状態であり、三角波発生回路6も作動しておらず、その出力 S_4 も出ていないため、トランジスタ T_{r2} もオフの状態である。その結果、ギャップ電圧 V_G も印加されておらず、コンパレータ4の出力 S_5 もLレベルにある。そのため、ナンドゲート G_1 の入力はワンショットマルチバイブレータ7、8及びコンパレータ4の各出力 S_7 、 S_8 、 S_5 が各々インバータ I_4 、 I_6 、 I_1 を介して入力されているから、これらの入力はHレベルであるが、マシニング信号 S_1 だけLレベルにあるから、ナンドゲート G_1 の出力 S_2 はHレベルにある。又、ナンドゲート G_2 の入力も、ワンショットマルチバイブレータ5、8の出力 S_3 、 S_8 を各々インバータ I_2 、 I_3 を介して入力され、これら入力

はHレベルにあるが、マシニング信号S1だけがLレベル状態であるため、その出力S6はHレベルにある。又同様に、ナンドゲートG3の出力S9もHレベル状態にある。

このような状態において、加工開始指令のマシニング信号S1が入力されると、ナンドゲートG1の入力はすべてHレベルとなるからその出力S2は第3図に示すように、Lレベルに切り替わり、ワンショットマルチバイブレータ5をトリガする。一方、マシニング信号S1はナンドゲートG2、G3にも入力されているが、ディレイ回路r3・C3によって遅れて入力されるため、インバータI2、I7を介して入力されるワンショットマルチバイブレータ5の出力S3をインポートした入力が先にLレベルになるため、その出力S6、S9は変化しない。上述のようにしてワンショットマルチバイブレータ5がトリガされパルスS3を出力すると、三角波発生器6から第3図(d)に示すように電圧が徐々に増加する信号S4を出力し、その結果、トランジスタTr2は、この出

力信号S3の電圧値に応じA級動作し、電流を流す。そのため、第3図(e)に示すようにワーク2と電極1間のギャップ電圧VGは徐々に増大し(荒加工時等はゆっくり増大するが、仕上げ加工時には急激に増大する)、このギャップ電圧VGの分電電圧がコンパレータ4の比較電圧VL以上になると、コンパレータ4の出力S5は第3図(f)に示すようにHレベルに切り替わりインバータI1を介してLレベルの信号をナンドゲートG1に入力するから、ナンドゲートG1の出力S2はHレベルに切り替わりワンショットマルチバイブレータ5の出力S3を停止させる(第3図(b))、(c)参照)。ワンショットマルチバイブレータ5の出力S3が停止すると、三角波発生回路6の動作も停止しその出力S4が停止するから、トランジスタTr2の動作は停止する。一方、出力S3がLレベルになることにより、ナンドゲートG2の入力はすべてHレベルとなりナンドゲートG2の出力S6はLレベルに切り替わりワンショットマルチバイブレータ7をトリガする(第3図(g))、

(h)参照)。なお、ナンドゲートG3にはワンショットマルチバイブレータ5の出力S3がLレベルになりインバータI7を介してHレベルの信号が入力されることとなるが、この信号はディレイ回路r1・C1によって遅延され、この信号がナンドゲートG3にHレベルの信号を入力する前にワンショットマルチバイブレータ7がトリガされ、その出力S7がインバータI5を介しLレベルになった信号が先にナンドゲートG3に入力されるため、ナンドゲートG3の出力S9は変化しない。こうして、ワンショットマルチバイブレータ7から設定されたパルス幅の出力S7が出力されるとトランジスタTr1がオンとなり、主放電回路を介して電極1とワーク2間のギャップに電圧を印加する(第3図(e)参照)。そして、放電が生じると、第3図(j)に示すように放電電流Iが流れ、ギャップ電圧VGが低下するため、コンパレータ4の出力S5は第3図(f)に示すようにLレベルに切り替わる。そして、設定された幅のパルスが出力され、ワンショットマルチバイ

ブレータ7の出力S7がLレベルになると(第3図(h)参照)、トランジスタTr1はオフとなり、ワーク2と電極1間の電圧印加は停止する。ワンショットマルチバイブレータ7の出力S7がLレベルになるとインバータI5を介してHレベルの信号がナンドゲートG3に入力されるので、ナンドゲートG3のすべての入力はHレベルとなり、該ナンドゲートG3の出力S9は第3図(h)に示すようにLレベルに切り替わり、印加電圧オフ期間を規定するワンショットマルチバイブレータ8をトリガし、該ワンショットマルチバイブレータ8より、設定された幅のHレベルのパルス出力S8を出力する。なお、ワンショットマルチバイブレータ7の出力S7が停止し、Lレベルになったとき、インバータI4を介して、ナンドゲートG1にはHレベルの信号が入力されるが、この信号はディレイ回路r4・C4で遅延されているために、ワンショットマルチバイブレータ8の出力信号S8が先に出て、インバータI6を介してナンドゲートG1の該信号の入力端子をLレベル

にするため、ナンドゲートG2の出力S2は立下らずワンショットマルチバイブレータ5をトリガしない。

かくして、ワンショットマルチバイブレータ8の出力S8がHレベルとなると、インバータ13を介して、Lレベルの信号をナンドゲートG2に inputs するから、ナンドゲートG2の出力S2はHレベルに切換わる。そして、ワンショットマルチバイブレータ8の設定された幅のパルス出力S8が終了すると、ナンドゲートG1の入力はすべてHレベルとなるから、ナンドゲートG1の出力S2はLレベルに切換わり、ワンショットマルチバイブレータ5をトリガして、前述した動作を繰り返すこととなる。

なお、ワンショットマルチバイブレータ8の出力S8が停止しLレベルに切換わったとき、上記出力S8のインバータ13を介してHレベルに切換わるが、ディレイ回路13・C3で遅延されてナンドゲートG2に inputs されるため、ワンショットマルチバイブレータ5が先に作動し、その出力

にも絶縁回復を検出することができる。

なお、上記動作において、ワンショットマルチバイブレータ7が出力パルスS7を出力中に放電が生じた正常な動作の場合であるが、この出力パルスS7期間中に放電が生じなかった場合は、この出力パルスS7の終了後トランジスタT1はオフとなり、電極1とワーク2間に電圧が印加されなくなるから、コンパレータ4の出力S5はLレベルとなりインバータ11の出力はHレベルとなる。そのため、ワンショットマルチバイブレータ8の出力パルスS8が終了し、インバータ6の出力がHレベルになると、ナンドゲートG1の出力S2はLレベルに切換わるから、ワンショットマルチバイブレータ5をトリガし、前述した動作を繰り返すこととなる。

上記実施例においては、主放電回路T1のオン時間、即ち、ワンショットマルチバイブレータ7の出力パルスS7の幅は一定であるが、放電開始後の放電電流パルス幅を一定にする、いわゆるアイソパルス方式にするとときには、上記ワンショ

S3をインバータ12でインバートしたLレベルの信号がナンドゲートG2に inputs されるから、該ナンドゲートG2の出力S6が立下ることはなく、ワンショットマルチバイブレータ7をトリガさせることはない。

以上のように、トランジスタT2をA級動作させ、電極を除々に増大させていき、電極1とワーク2間の電圧が設定比較電圧以上となり、該電極1とワーク2間が絶縁回復したことを検出した後、トランジスタT1を設定時間幅だけオンさせ、電極1とワーク2間に電極電圧を印加して放電を生じせしめ、このトランジスタT1の設定時間のオン時間が終了すると設定時間幅だけ電極1とワーク2間への電圧印加を停止した後、上記トランジスタT2を作動させ、電流を除々に増大させながら、電極1とワーク2間の絶縁回復を確認し、再び上記動作を開始させる。そのため、仕上加工のような場合には、わずかな電流しか流さない状態において絶縁回復を検出し、荒加工の場合には電流を除々に増大していくから、この場合

ットマルチバイブレータ7を再トリガ可能なワンショットマルチバイブレータで構成し、このワンショットマルチバイブレータをトリガする構成を第4図のようにすればよい。

第4図において、7'は第2図の7に代えて用いる再トリガ可能なワンショットマルチバイブレータで、G2は第2図のナンドゲートG2、4、11は第2図におけるコンパレータ4、インバータ11である。そして、上記インバータ11の出力は抵抗15、コンデンサC5で構成される微分回路で微分され、該微分回路の出力はオアゲートG5に inputs され、又ナンドゲートG2の出力も該オアゲートG5に inputs されると共に、ナンドゲートG2の出力はワンショットマルチバイブレータ7'の作動禁止入力端子CLRに inputs されている。

前述したように、ナンドゲートG2の出力S6がHレベルからLレベルに切換わると、ワンショットマルチバイブレータ7'の作動禁止を解除すると共にワンショットマルチバイブレータ7'をトリガするため、ワンショットマルチバイブレー

タ7'は出力パルスS7を出力する(第5図参照、及び第3図参照)。電極1とワーク2間に電圧が印加され、コンパレータ4の出力S5はHレベルとなり、その後放電が生じ、コンパレータ4の出力S5がLレベルに切換わると、該コンパレータ4の出力S5をインバートするインバータ11の出力S10はLレベルからHレベルに切換わり、微分回路 $r5 \cdot C5$ からはプラスの微分パルスS11が出力され(第5図参照)、オアゲートG5を介して、該微分パルスS11がワンショットマルチバイブレータ7'を再トリガする。その結果、ワンショットマルチバイブレータ7'からは放電開始後所定幅Tのパルスを出し、放電パルス電流幅を一定にする。

又、上記三角波発生回路6の構成は例えば第6図のような構成によって三角波を得ようとしている。

即ち、第2図のワンショットマルチバイブレータ5の出力をインバータ18でインバートし、アナログスイッチSWに入力する。そのため、ワン

印加電圧をオフにするワンショットマルチバイブレータ8を設けた理由は、放電終了直後には最小の絶縁回復時間が必要であり、この時間内にトランジスタT_r2を介して電流を流すことは有害であること、また、大面積の電極で加工するとき比べて、小面積で加工するときには一般に電圧印加を停止する時間を大きくする必要があるが、このときは小面積のため絶縁回復が早く、それに従ってトランジスタT_r1を早くONにすると次の放電で絶縁回復が不良だったりアークになったりしやすいから、電圧印加を停止させるワンショットマルチバイブレータ8を入れて、電圧印加停止時間を調整できるようにしている。

また、上記実施例では、ワンショットマルチバイブレータ5の出力パルスS3を、ギャップ電圧VGが設定所定レベルまで達し、ギャップの絶縁回復が検出されたとき出されるコンパレータの出力でその出力を停止させ、トランジスタT_r2の動作を停止させたが、必ずしも、絶縁回復が検出されるとただちにトランジスタT_r2の動作を停

止させるとアナログスイッチSWはオフとなりコンデンサC10は充電を開始する。この充電電圧は差動アンプ10の一方の端子に入力され、又、他方の端子には、トランジスタT_r2に直列に接続された抵抗R2の両端の電位を各々抵抗R₁、R₂で分圧した電圧の差を増幅する差動アンプ11の出力が入力されており、該差動アンプ11の出力とコンデンサC10の充電電圧の差がトランジスタT_r2のベースに印加されるようになっている。そのため、コンデンサC10の充電電圧は、抵抗R10、コンデンサC10の値によって決まる時間定数のステップ応答になるが、差動アンプ10により直線的に増加する電圧として変換され、トランジスタT_r2のベースに印加されることとなる。

また、上記実施例において、トランジスタT_r1のオン時間(ワンショットマルチバイブレータ7の出力パルス幅)が終了した後、ただちにワンショットマルチバイブレータ5を作動させ、トランジスタT_r2を作動させて微小電流を流さずに

止させる必要もなく、このトランジスタT_r2の停止は少なくとも絶縁回復を検出した後、トランジスタT_r1をオンさせるワンショットマルチバイブレータ7の出力パルスが終わるまでの間に停止させればよい。例えば、ワンショットマルチバイブレータの出力S7の立下りでワンショットマルチバイブレータ5の出力を停止させ、トランジスタT_r2の動作を停止させてもよい。

又、上記実施例において、ワンショットマルチバイブレータ5、7、8を、デジタルカウンタに変え、各々トリガが入力されると、設定された値まで出力を出力させるようなものでもよい。さらにワンショットマルチバイブレータ5は、ナンドゲートG1の立上り、立下りで反転するフリップフロップに変えてもよい。

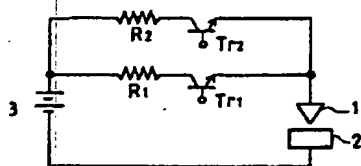
発明の効果

以上述べたように、本発明は、絶縁回復を検出するための微小電流供給回路の電流は時間とともに増大するため、仕上加工の場合においては、供給電流が小さい内に絶縁回復を検出する電圧レベル

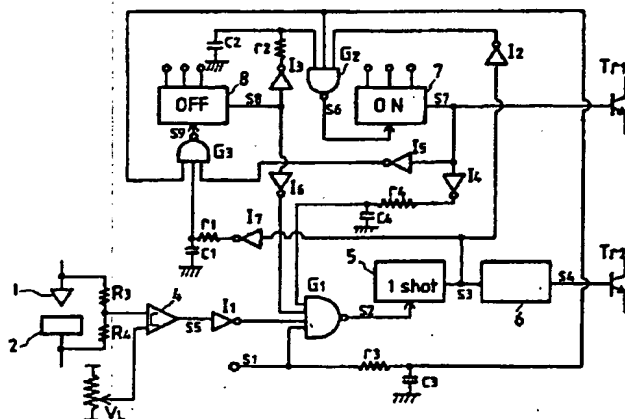
までギャップ電圧が上昇するから、この小電流供給回路からの電流によって絶縁回復が遅れるということではなく、又、荒加工時においては、電極とワーク間の電圧印加停止時間が長いため、その間にこの小電流供給回路から供給される電流は増大し、比較的大電流となるから、ギャップの汚れが著しい場合でも、ギャップ電圧の変動が少なく、絶縁回復を示す所定レベルの電圧を確実に検出することができる。

4. 図面の簡単な説明

第1図は、本発明の一実施例の放電加工電極の基本回路図、第2図は、同実施例における基本回路を制御する制御回路図、第3図は、同実施例の動作タイミングチャート、第4図は、同実施例においてアイソパルス方式に変わる場合の要部ブロック図、第5図は、アイソパルス方式を採用したときの要部動作タイミングチャート、第6図は、三角波発生回路のブロック図、第7図は、従来例の概要図、第8図は、従来例の動作タイミングチャートである。



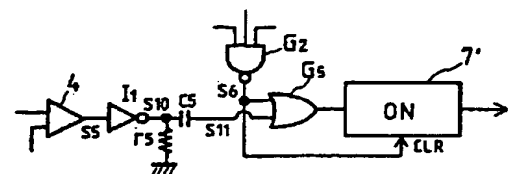
第 1 図



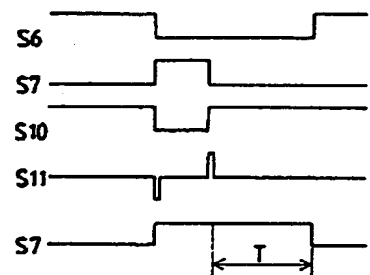
第 2 図

1…電極、2…ワーク、3…電源、
Tr1、Tr2…トランジスタ、4…コンパレータ、5、7、8…ワンショットマルチバイブレータ、6…三角波発生回路。

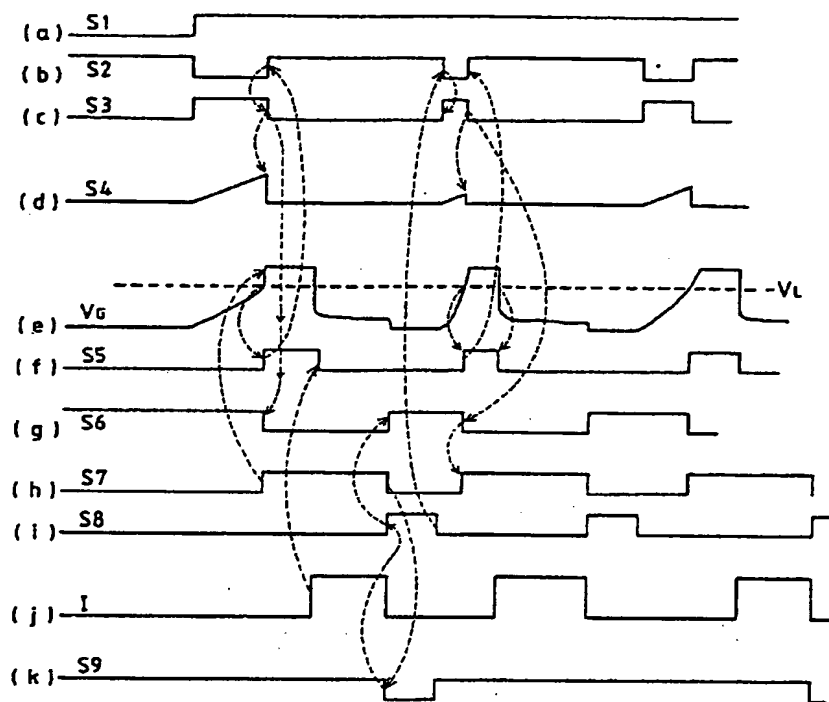
特許出願人 ファナック 株式会社
代理人 弁理士 竹本 松 司
(ほか2名)



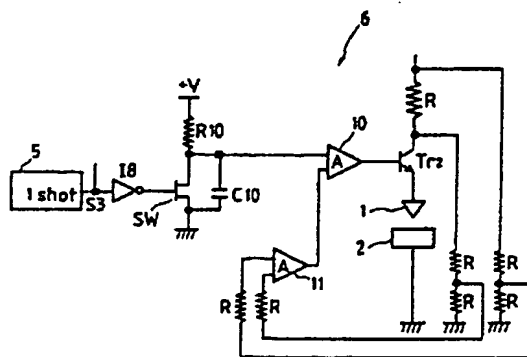
第 4 図



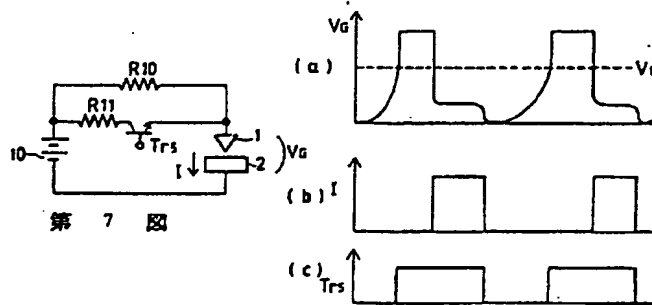
第 5 図



第 3 図



第 6 図



第 7 図

第 8 図